

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DERWENT-ACC-NO: 1999-625360

DERWENT-WEEK: 200001

COPYRIGHT 2003 DERWENT INFORMATION LTD

NIPR #3

TITLE: Aluminum wiring formation method for manufacturing semiconductor device - involves depositing and planarizing of conducting material on SOG film including groove taper shaped hole

PRIORITY-DATA: 1998JP-0079248 (March 26, 1998)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP <u>11274299</u> A	October 8, 1999		007	H01L021/768

INT-CL (IPC): H01 L 21/28; H01 L 21/316; H01 L 21/3205; H01 L 21/768

ABSTRACTED-PUB-NO: JP 11274299A

BASIC-ABSTRACT:

NOVELTY - A SOG film (3) made of insulating material is formed on an insulating film (2). The SOG film is flattened so as to form contact hole. A groove is cut in the SOG film in such a way that contact hole is processed to tapered shape simultaneously. Conducting material is deposited on the SOG film and planarized. Thus conducting material gets embedded in the hole and groove.

DETAILED DESCRIPTION - A wiring layer (1) and an insulating film (2) with contact hole is formed sequentially. A SOG film having etching velocity greater than that of the insulating film is formed on the insulating film including the hole. The SOG film is then planarized. A groove having width larger than that of the hole is cut in the SOG film using a resist as a mask.

USE - In manufacture of semiconductor device.

ADVANTAGE - Groove and tapering shape of hole is formed simultaneously and therefore aspect ratio of hole is small. Implanting conducting material within the hole becomes easy.

DESCRIPTION OF DRAWING - The figure shows sectional view explaining the aluminum wiring formation method. (1) Wiring layer; (2) Insulating film; (3) SOG film.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-274299
 (43)Date of publication of application : 08.10.1999

(51)Int.CI. H01L 21/768
 H01L 21/28
 H01L 21/316
 H01L 21/3205

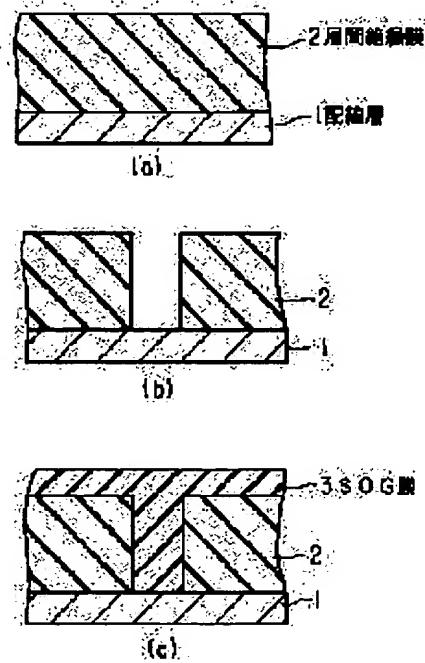
(21)Application number : 10-079248 (71)Applicant : TOSHIBA CORP
 (22)Date of filing : 26.03.1998 (72)Inventor : OIWA NORIHISA
 IBA JUNICHIRO
 KOJIMA AKIHIRO

(54) METHOD OF FORMING WIRING

(57)Abstract:

PROBLEM TO BE SOLVED: To facilitate burying a wiring material in contact holes to improve step coverage.

SOLUTION: Contact holes are formed through a layer insulation film 2 on a wiring layer 1, an SOG film 3 made of an insulation material having a higher etching rate than that of the layer insulation film 2 is formed on the layer insulation film 2, the surface of the SOG film 3 is planarized so as to fill the current holes, a resist pattern having wider openings than contact hole forming regions is formed on the SOG film 3 including the contact hole forming regions, the layer insulation film 2 and SOG film 3 are etched to form trenches into the layer insulation film 2 and to taper the contact holes using the resist as a mask, a conductive material is deposited on the layer insulation film 2 so as to fill the trenches and contact holes, and the conductive material is removed to planarize until the layer insulation film 2 appears.



LEGAL STATUS

[Date of request for examination] 13.06.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-274299

(43) 公開日 平成11年(1999)10月8日

(51) Int.Cl.⁶
H 0 1 L 21/768
21/28
21/316
21/3205

識別記号

F I
H 0 1 L 21/90
21/28
21/316
21/88
A
U
G
K

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平10-79248

(22) 出願日 平成10年(1998)3月26日

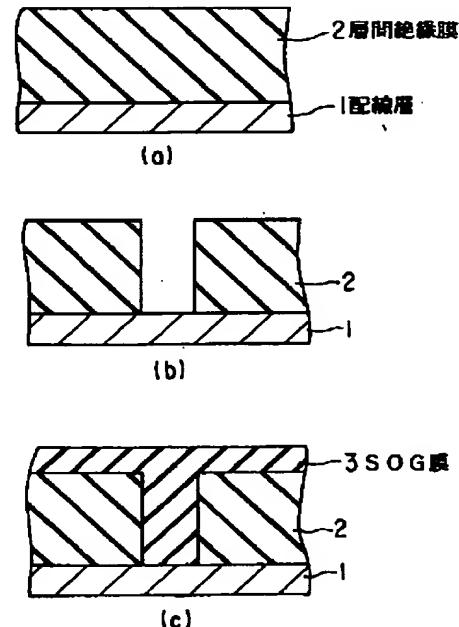
(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72) 発明者 大岩 徳久
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
(72) 発明者 井場 淳一郎
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
(72) 発明者 小島 章弘
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 配線形成方法

(57) 【要約】

【課題】 配線材料のコンタクト孔への埋め込みを容易にし、ステップカバレッジを改善する。

【解決手段】 配線層1上に形成された層間絶縁膜1にコンタクト孔を形成し、コンタクト孔が埋め込まれるよう、層間絶縁膜1上に層間絶縁膜1よりもエッチング速度の速い絶縁材料からなるSOG膜3を形成してSOG膜3の表面を平坦化し、SOG膜3上にコンタクト孔の形成領域を含み、かつこの形成領域よりも広い開口部を有するレジストパターンを形成し、このレジストをマスクとして層間絶縁膜2とSOG膜3をエッチングして層間絶縁膜2に溝を形成すると同時にコンタクト孔をテーパ形状に加工し、溝及びコンタクト孔が埋め込まれるよう層間絶縁膜2上に導電性材料を堆積し、層間絶縁膜2が露出するまで導電性材料を除去して平坦化する。



【特許請求の範囲】

【請求項1】 層間絶縁膜に溝を形成すると共にテープ形状のコンタクト孔を形成する工程と、前記溝及び前記コンタクト孔が埋め込まれるように前記層間絶縁膜上に導電性材料を堆積する工程と、前記層間絶縁膜が露出するまで前記導電性材料を除去して平坦化する工程とを具備してなることを特徴とする配線形成方法。

【請求項2】 導電層上に形成された層間絶縁膜にコンタクト孔を形成する工程と、前記コンタクト孔が埋め込まれるように、前記層間絶縁膜上に膜を形成して該膜の表面を平坦化する工程と、前記膜上に前記コンタクト孔の形成領域を含み、かつ該形成領域よりも広い溝状の開口部を有するマスクパターンを形成する工程と、前記形成されたマスクパターンをマスクとして前記層間絶縁膜よりも前記膜のエッチング速度が速くなるエッチング条件で該層間絶縁膜と該膜をエッチングし、該層間絶縁膜に溝を形成すると共に前記コンタクト孔をテープ形状に加工する工程と、前記溝及び前記コンタクト孔が埋め込まれるように前記層間絶縁膜上に導電性材料を堆積する工程と、前記層間絶縁膜が露出するまで前記導電性材料を除去して平坦化する工程とを具備してなることを特徴とする配線形成方法。

【請求項3】 導電層上に形成された層間絶縁膜にコンタクト孔を形成する工程と、前記コンタクト孔が埋め込まれるように、前記層間絶縁膜上に膜を形成する工程と、この膜を除去して前記層間絶縁膜を露出することにより前記コンタクト孔内のみに該膜を残存させる工程と、この膜及び前記層間絶縁膜上に前記コンタクト孔の形成領域を含み、かつ該形成領域よりも広い溝状の開口部を有するマスクパターンを形成する工程と、前記形成されたマスクパターンをマスクとして前記層間絶縁膜よりも前記膜のエッチング速度が速くなるエッチング条件で該層間絶縁膜と該膜をエッチングして該層間絶縁膜に溝を形成すると同時に前記コンタクト孔をテープ形状に加工する工程と、前記溝及び前記コンタクト孔が埋め込まれるように前記層間絶縁膜上に導電性材料を堆積する工程と、前記層間絶縁膜が露出するまで前記導電性材料を除去して平坦化する工程とを具備してなることを特徴とする配線形成方法。

【請求項4】 前記溝及び前記コンタクト孔の加工工程は、前記形成されたマスクパターンをマスクとして前記層間絶縁膜と前記膜を所望の深さまでエッチングして前記溝を形成すると共に前記コンタクト孔周辺部の前記層間絶縁膜の肩口を切り落とす工程と、前記コンタクト孔形成部分に残存した膜を剥離する工程からなることを特

徴とする請求項2又は3記載の配線形成方法。

【請求項5】 前記層間絶縁膜はSiO₂であり、前記膜はSOG膜であり、前記溝は配線溝であり、前記導電性材料はアルミニウムであり、前記アルミニウムを堆積する工程の後にはリフロー処理を行い、前記アルミニウムの平坦化はCMPによることを特徴とする請求項2又は3記載の配線形成方法。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】 本発明は、配線形成方法に関し、特にアルミニウム配線を形成する際に使用されるものである。

【0002】

【従来の技術】 近年、半導体装置の配線形成方法として、形成工程を短縮可能するデュアルダマシンプロセス (Dual Damascene Process) と呼ばれる方法が用いられている。従来の配線形成方法ではコンタクト孔に配線材料を埋め込む工程と配線溝に配線材料を埋め込む工程が別工程となっていたが、このデュアルダマシンプロセス 20 を用いればこれらの工程を一の工程で行うことが可能となる。例えばSiO₂等の層間絶縁膜にコンタクト孔と配線溝を形成し、該層間絶縁膜上に配線材料を堆積した後、配線溝以外に堆積した配線材料をCMP (Chemical Mechanical Polish) する。また、配線材料としてアルミニウムを用いた場合には、コンタクト孔への良好なアルミニウムカバレッジを得るために、上記工程に加えてリフロー処理が追加されている。

【0003】 また、上述した従来技術において、近年の光源波長の短波長化による基板反射率の増加、寸法変動 30 を抑制すべく、レジスト塗布前に薄い反射防止膜を塗布する工程が付加されるが、この反射防止膜によりコンタクト孔への配線材料の埋め込み形状を悪化させる問題点が生じる。図7は、この問題点を説明するための図である。配線層1上に層間絶縁膜2を堆積し、この層間絶縁膜2を配線層1が露出するまでエッチングし、コンタクト孔を形成する。そして、このコンタクト孔の底部及び側壁まで反射防止膜4を塗布する(図7(a))。この反射防止膜4は、レジスト5によるレジストパターンの形成後の配線溝のエッチングの際にエッチングマスクとして作用する。これにより、図7(b)に示すように、反射防止膜4がクラウン状に残存してしまい、コンタクト孔自体のアスペクト比が大きくなる。特に、アルミニウムリフロー処理を用いると、クラウン状のエッチング残りがアルミニウムの流れを阻害する致命的な問題があった。

【0004】 また、このクラウン状エッチング残りの発生は、以下の要因によても生ずる。すなわち、溝加工のレジストパターン形成の際、既に形成されているコンタクト孔内にレジスト5が入り込んでコンタクト孔内に 50 残存しており、このレジスト5がエッチングマスクとな

ってエッチング残りが生成される。また、溝加工の際に既に形成されているコンタクト孔の側壁にフロロカーボン膜が堆積し、溝加工のエッチングマスクと同様にエッチング残りが生成される。

【0005】上述した様にコンタクト孔への配線材料の埋め込みは、コンタクト孔のアスペクト比に大きく依存し、特に、コンタクト孔上部の形状制御が重要である。しかし、コンタクト孔の形状制御は困難であり、その結果良好な配線形成ができないという問題があった。

【0006】

【発明が解決しようとする課題】上記従来の配線形成方法では、配線層の形成に用いるレジスト塗布前に薄い反射防止膜を塗布するが、この反射防止膜や残存したレジスト等によりコンタクト孔周辺にクラウン状エッチング残りが形成されるため、コンタクト孔のアスペクト比が大きくなり、配線材料のステップカバレッジが悪くなる。

【0007】本発明は上記課題を解決するためになされたもので、その目的とするところは、配線材料のコンタクト孔への埋め込みを容易にし、ステップカバレッジを改善する配線形成方法を提供することにある。

【0008】

【課題を解決するための手段】本発明の請求項1に係る配線形成方法は、層間絶縁膜に溝を形成すると共にテーパ形状のコンタクト孔を形成する工程と、前記溝及び前記コンタクト孔が埋め込まれるように前記層間絶縁膜上に導電性材料を堆積する工程と、前記層間絶縁膜が露出するまで前記導電性材料を除去して平坦化する工程とを具備してなることを特徴とする。

【0009】また、本発明の請求項2に係る配線形成方法は、導電層上に形成された層間絶縁膜にコンタクト孔を形成する工程と、前記コンタクト孔が埋め込まれるように、前記層間絶縁膜上に膜を形成して該膜の表面を平坦化する工程と、前記膜上に前記コンタクト孔の形成領域を含み、かつ該形成領域よりも広い溝状の開口部を有するマスクパターンを形成する工程と、前記形成されたマスクパターンをマスクとして前記層間絶縁膜よりも前記膜のエッチング速度が速くなるエッチング条件で該層間絶縁膜と該膜をエッチングし、該層間絶縁膜に溝を形成すると共に前記コンタクト孔をテーパ形状に加工する工程と、前記溝及び前記コンタクト孔が埋め込まれるように前記層間絶縁膜上に導電性材料を堆積する工程と、前記層間絶縁膜が露出するまで前記導電性材料を除去して平坦化する工程とを具備してなることを特徴とする。

【0010】また、本発明の請求項3に係る配線形成方法は、導電層上に形成された層間絶縁膜にコンタクト孔を形成する工程と、前記コンタクト孔が埋め込まれるように、前記層間絶縁膜上に膜を形成する工程と、この膜を除去して前記層間絶縁膜を露出することにより前記コンタクト孔内のみに該膜を残存させる工程と、この膜及

び前記層間絶縁膜上に前記コンタクト孔の形成領域を含み、かつ該形成領域よりも広い溝状の開口部を有するマスクパターンを形成する工程と、前記形成されたマスクパターンをマスクとして前記層間絶縁膜よりも前記膜のエッチング速度が速くなるエッチング条件で該層間絶縁膜と該膜をエッチングして該層間絶縁膜に溝を形成すると同時に前記コンタクト孔をテーパ形状に加工する工程と、前記溝及び前記コンタクト孔が埋め込まれるように前記層間絶縁膜上に導電性材料を堆積する工程と、前記

10 層間絶縁膜が露出するまで前記導電性材料を除去して平坦化する工程とを具備してなることを特徴とする。

【0011】本発明の望ましい形態を以下に示す。

(1) 溝及びコンタクト孔の加工工程は、形成されたマスクパターンをマスクとして層間絶縁膜と塗布膜を所望の深さまでエッチングして溝を形成すると同時にコンタクト孔周辺部の層間絶縁膜の肩口を切り落とす工程と、コンタクト孔形成部分に残存した塗布膜を剥離する工程からなる。

(2) 層間絶縁膜は SiO_2 であり、塗布膜は SOG 膜であり、溝は配線溝であり、導電性材料はアルミニウムであり、アルミニウムを堆積する工程の後にはリフロー処理を行い、アルミニウムの平坦化は CMP による。

(3) 層間絶縁膜及び塗布膜のエッチング速度は、エッチングガスの酸素添加量又はフッ素添加量を調整することにより制御する。

【0012】(作用) 本発明では、層間絶縁膜に溝を形成すると同時にテーパ形状のコンタクト孔を形成し、この形成された溝及びコンタクト孔の形成された層間絶縁膜上に導電性材料を堆積し、層間絶縁膜が露出するまで導電性材料を除去して平坦化して配線を形成する。

【0013】このように、溝の形成と共にコンタクト孔がテーパ形状に加工されるため、コンタクト孔のアスペクト比が小さくなり、導電性材料のコンタクト孔への埋め込みが容易となる。

【0014】また、コンタクト孔の形成後にコンタクト孔が埋め込まれるように膜を平坦な膜を形成し、層間絶縁膜よりもエッチング速度の速いエッチング条件で膜及び層間絶縁膜をエッチングすることにより、溝を形成すると共にコンタクト孔をテーパ形状に加工することができる。また、この平坦な膜を形成することで、反射防止膜の形成も平坦な下地材料に対して形成することができ、従来の配線形成工程で生じるクラウン状のエッチング残りが発生せず、リソグラフィ工程での焦点深度のマージンが広がり、マスクパターンの形成が容易となる。

【0015】さらに、コンタクト孔形成後の膜を形成した後に層間絶縁膜が露出するまで除去してコンタクト孔内のみに膜を残存させて表面を平坦化することにより、膜自身の厚さを考慮することなく高精度のエッチング深さ制御が可能となる。

【発明の実施の形態】以下、図面を参照しながら本発明の実施形態を説明する。

(第1実施形態) 図1～図3は、本発明の第1実施形態に係る配線形成方法を説明するための図であり、その形成工程を示す横断面図である。本実施形態に係る配線形成方法は、コンタクト孔をテーパ形状に加工してアスペクト比を小さくし、配線材料のコンタクト孔への埋め込みを容易にするものである。以下、図1～図3に沿って説明する。

【0017】まず、導電性のアルミニウム等からなる配線層1上に、 SiO_2 等からなる層間絶縁膜2を堆積する(図1(a))。なお、配線層1の下層には、図示しない半導体素子が形成されている。次いで、例えばリソグラフィ法とRIE(反応性イオンエッチング)等の異方性エッチング技術を用いて配線層1が露出するまで層間絶縁膜2をエッチングしてコンタクト孔を形成する。

(図1(b))。

【0018】コンタクト孔の形成された層間絶縁膜2上にSOG(Spin On Glass)膜3を回転塗布して形成し、加熱処理を施す(図1(c))。このSOG膜3はコンタクト孔内にも埋め込まれ、SOG膜3表面は平坦となる。次いで、このSOG膜3上有機材料からなる反射防止膜4を塗布し、さらに平坦に塗布された反射防止膜4上にレジスト5を塗布する。そして、このレジスト5に対してDUVリソグラフィ技術(Deep Ultra Violet)を用い、すでに形成されたコンタクト孔の幅よりも広く、コンタクト孔にオーバーラップするように開口部が形成されたライン状の配線溝の形成領域を開口部とするレジストパターンを形成する(図2(d))。このレジスト5の形成される試料表面はSOG膜3で平坦化されているため、焦点深度を低下させてパターン形成を困難にする表面の凹凸がなく、レジストパターンの形成が容易となる。次いで、形成されたレジスト5をエッチングマスクとして層間絶縁膜2及びSOG膜3をエッチングする。

【0019】ここで、層間絶縁膜2及びSOG膜3のエッチング特性を調べた結果を図4に示す。マグネットロン装置を用い、RF電力1700W、圧力40mTorr、エッチングガス $\text{C}_4\text{F}_8/\text{Ar}/\text{CO}_2=10/200/50\text{sccm}$ で酸素ガス添加量を変化させて層間絶縁膜2及びSOG膜3のエッチング速度を測定したものである。層間絶縁膜2としては SiO_2 を用いた。横軸はエッチングガスへの酸素添加量、縦軸はエッチング速度を示す。また、実線は SiO_2 膜のエッチング速度を、破線はSOG膜3のエッチング速度を示す。SOG膜3のエッチング速度は酸素を添加しない場合は 100nm/min であるが、酸素添加量の増加とともにエッチング速度が増大し、酸素添加量 6.5sccm でエッチング速度は 350nm/min となり、 SiO_2 膜のエッチング速度と一致する。

【0020】さらに添加量を増加すると、 SiO_2 膜のエッチング速度より大きくなる。これに対して SiO_2 膜のエッチング速度は、酸素添加量に対してほとんど変化することなく 350nm/min 程度である。このように、SOG膜3のエッチング速度が酸素添加量に対して大きく変化することが分かる。

【0021】次に、エッチングガスの酸素添加量を変えることによりSOG膜3のエッチング速度を変えて図2(d)に示す工程後の試料を加工したときの加工形状

10を比較した結果を図5に示す。エッチングガスの酸素添加量が 4sccm の時、図4に示したようにSOG膜3のエッチング速度が SiO_2 膜よりも小さい。この場合、図5(a)に示す様にSOG膜3が埋め込まれているコンタクト孔のエッチング深さが浅くなる。従って、レジスト5およびSOG膜3剥離後、図5(d)に示す様にコンタクト孔周辺にクラウン形状のエッチング残りが生成される。

【0022】エッチングガスの酸素添加量が 6.5sccm の時、図4に示すようにSOG膜3のエッチング速度と SiO_2 膜のエッチング速度が等しくなる。この場合、図5(b)に示す様にコンタクト孔のエッチング深さは、 SiO_2 膜のエッチング深さと同一となる。従って、このエッチング後にレジスト5およびSOG膜3を剥離しても、図5(e)に示す様にクラウン形状のエッチング残りは生成されない。

【0023】さらに、酸素添加量が 10sccm の時、図4に示すようにSOG膜3のエッチング速度が SiO_2 膜のエッチング速度よりも大きくなる。この場合、図5(c)に示す様に、コンタクト孔内のSOG膜3のエッチング深さは、 SiO_2 膜のエッチング深さより深くなる。従って、このエッチング後にレジスト5およびSOG膜3を剥離すると、図5(f)に示す様にコンタクト孔上部が緩やかなテーパ形状に加工される。すなわち、SOG膜3のエッチング面が SiO_2 膜のエッチング面よりも深いため、コンタクト孔内とコンタクト孔周辺部との間で段差が形成される。段差上部の SiO_2 膜エッジではスパッタ効果が大きく、エッチング速度が平坦部に比較して大きくなり、結果としてコンタクト孔上部の SiO_2 膜がテーパ形状になる。

【0024】以上述べたように、コンタクト孔内にSOG膜3を埋め込み、溝加工の際、SOG膜3と SiO_2 膜を同時にエッチングし、SOG膜3の速度を SiO_2 膜より大きくすることにより、コンタクト孔をテーパ形状に加工することが可能となることが分かる。

【0025】このように、図5(c)に示す場合と同様に、SOG膜3のエッチング速度を層間絶縁膜2よりも大きくしてこれらSOG膜3及び層間絶縁膜2のエッチングを行い、コンタクト孔を緩やかなテーパ形状に加工する(図2(e))。そして、レジストアッショング処理50によりレジスト5を剥離し、さらに希硫酸処理を施して

SOG膜3を剥離して、配線層1及び層間絶縁膜2のみを残存させる(図2(f))。

【0026】次いで、これら残存した配線層1及び層間絶縁膜2上に例えば膜厚30nmのTiN等からなるバリアメタル6をスパッタ形成する(図3(g))。そして、このバリアメタル6の上からアルミニウム等の導電性材料をスパッタし、450°Cでリフロー処理を施して導電性材料を、バリアメタル6上になめらかに形成する(図3(h))。この導電性材料のスパッタでは、コンタクト孔上部がテープ形状であるためにアスペクト比が小さく、コンタクト孔内への埋め込みが容易となる。さらに、コンタクト周辺部がなめらかにテープ状になるため、アルミニウムが容易にコンタクト孔内にリフローする。さらに、この導電性材料をCMP等により平坦化し、配線層7を形成する(図3(i))。

【0027】このように、SOG膜3のエッティング速度を層間絶縁膜2のエッティング速度に比較して大きくすることで、従来の配線形成工程で生じるクラウン状のエッティング残りがなく、コンタクト孔を緩やかなテープ形状に加工することができる。従って、コンタクト孔のアスペクト比が小さくなり、コンタクト孔および配線溝内への良好な配線層7を埋め込むことが可能となる。また、反射防止膜4の形成は、平坦な下地材料の上になされるため、エッティング残りが生じることもなく、アスペクト比を小さくできる。また、SOG膜3により試料表面を平坦にできるため、リソグラフィ工程での焦点深度のマージンが広がり、レジストパターンの形成が容易となる。

【0028】(第2実施形態)図6は、本発明の第2実施形態に係る配線形成方法の形成工程を示す横断面図である。なお、本実施形態に係る配線形成方法は第1実施形態と共通する部分があるため、その部分についての説明は省略する。すなわち、図6(a)は、第1実施形態の図1(a)～(c)に示した後の工程を示すものであり、また、図6(c)の工程の後には、第1実施形態に示した図3(g)の工程が続く。

【0029】図1(a)～(c)に示すように、コンタクト孔が形成された層間絶縁膜2上にSOG膜3を塗布し、このSOG膜3をCMP処理して平坦部のSOG膜3を除去し、コンタクト孔内のみにSOG膜3を残存させる(図6(a))。そして、SOG膜3及び層間絶縁膜2上に反射防止膜4及びレジスト5を順に塗布し、リソグラフィ技術により形成すべき配線溝のパターン幅の開口部を有するレジストパターンを形成する(図6(b))。

【0030】次いで、この形成されたレジスト5をマスクとして層間絶縁膜2及びSOG膜3をエッティングする(図6(c))。ここで、平坦部の配線溝加工では、第1実施形態に示すように所定の膜厚からなるSOG膜3を層間絶縁膜2が露出するまで掘り込む必要がない。従

って、第1実施形態の配線溝深さばらつきに含まれるSOG膜3の塗布膜厚むらによる影響が無く、配線溝深さ制御をより高精度で行うことが可能となる。なお、この図6(c)の工程の後には、第1実施形態に示す図3(g)～(i)と同様の工程、すなわち、導電性材料のスパッタ、リフロー、CMP処理工程が続く。

【0031】このように、本実施形態によれば第1実施形態と同じ効果を奏するとともに、SOG膜3の塗布後に、層間絶縁膜2上に形成されたSOG膜3を除去するため、第1実施形態のようにSOG膜3の塗布膜厚を考慮することなく高精度のエッティング深さ制御が可能となる。

【0032】なお、上記第1、2実施形態において、バリアメタル6としてTiNを用いる場合を示したが、例えばTi、W、Mo、シリサイド等でもよい。また、エッティングガスの酸素添加量を変える場合に限らず、例えばフロンガス添加量を変化させることによりエッティング速度を制御することもできる。また、層間絶縁膜2上にSOG膜3を塗布する場合を示したが、SOG膜3でなくても例えばSiN等、層間絶縁膜2のエッティング速度よりも速いエッティング条件でエッティングされるものであればよい。また、このSOG膜3に対応して、層間絶縁膜2もSiO₂膜に限らず例えばPSG、異なるSOG膜等、エッティング速度がSOG膜3より小さい材料を用いてもよい。また、SOG膜3及び配線層7はCMPではなく例えばエッチバック等により平坦化する場合でも本発明を適用可能である。また、導電性材料はAlに限らず、Cu等の材料であってもよい。

【0033】また、配線層1上の層間絶縁膜2にコンタクト孔を形成する場合を示したが、拡散層の形成された半導体基板1上に層間絶縁膜2を堆積し、コンタクト孔を形成する場合であってもよい。

【0034】

【発明の効果】以上説明したように本発明に係る配線形成方法によれば、溝の形成と同時にコンタクト孔上部をテープ形状に加工してコンタクト孔のアスペクト比を小さくすることが可能であるため、導電性材料のコンタクト孔内への埋め込みが容易となる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る配線形成方法の形成工程を示す横断面図。

【図2】同実施形態における配線形成方法の形成工程を示す横断面図。

【図3】同実施形態における配線形成方法の形成工程を示す横断面図。

【図4】同実施形態における酸素流量とエッティング速度との関係を示す図。

【図5】同実施形態における配線形成におけるエッティング速度を加工形状との関係を示す図。

【図6】本発明の第2実施形態に係る配線形成方法の形

成工程を示す横断面図。

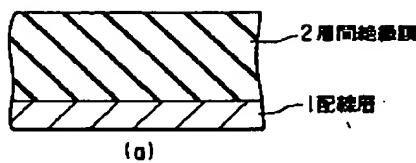
【図7】従来の配線形成方法の形成工程を示す横断面図。

【符号の説明】

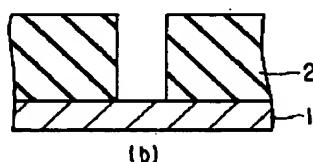
1, 7 配線層

- 2 層間絶縁膜
- 3 SOG膜
- 4 反射防止膜
- 5 レジスト
- 6 バリアメタル

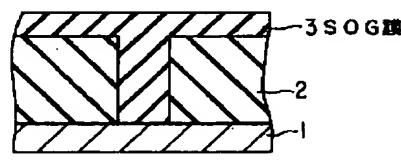
【図1】



(a)

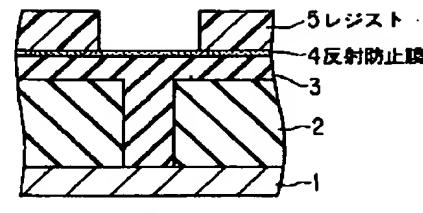


(b)

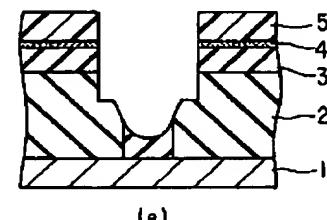


(c)

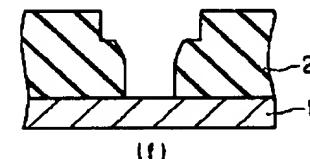
【図2】



(d)

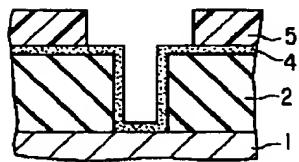


(e)

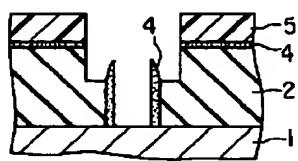


(f)

【図7】

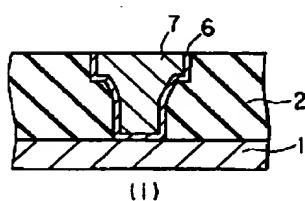
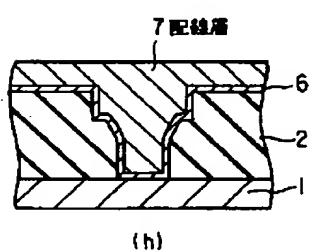
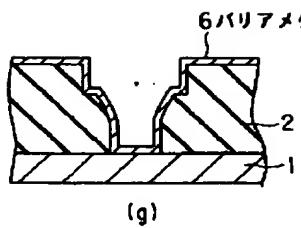


(a)

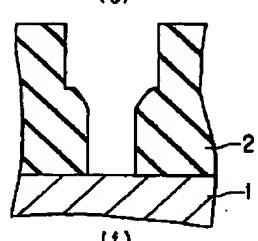
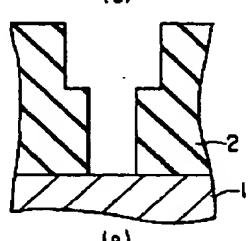
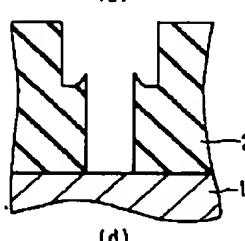
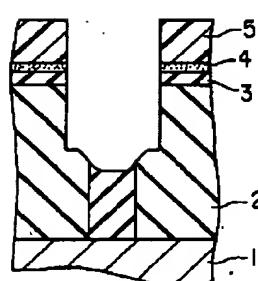
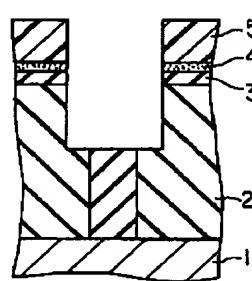
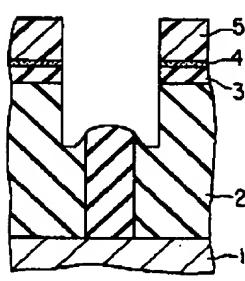


(b)

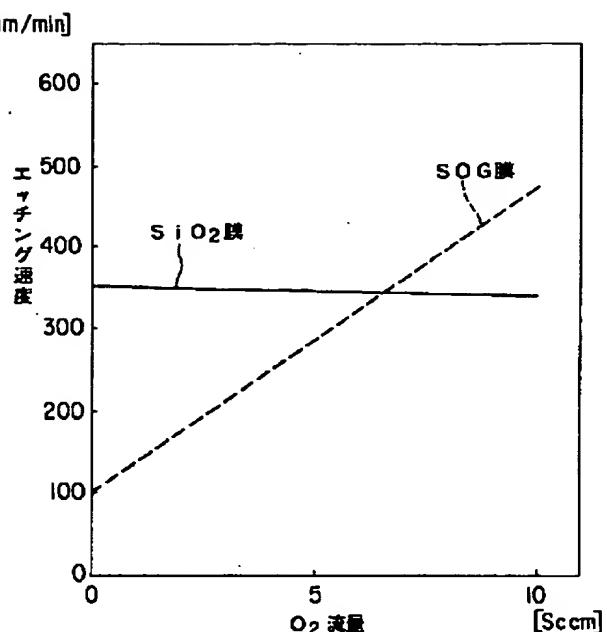
【図3】



【図5】



【図4】



【図6】

